

Praktische realisatie

- De logische functies worden gerealiseerd in digitale logische families.
- Hierbij worden de twee logische waarden 0 en 1 voorgesteld door twee duidelijk te onderscheiden spanningsniveaus L en H (Laag en Hoog).
- Voor positieve logica geldt:
 - 0 = L
 - 1 = H
- Elk IC (*Integrated Circuit*) kan een of meerdere basisfuncties of complexere functies omvatten.
- Twee grote families:

TTL en CMOS

Praktische realisatie

DIGITALE ELEKTRONICA 1PBa-ELO/ICT

TTL

- In lab gebruiken we voornamelijk TTL-IC's
- TTL = Transistor Transistor Logic
- Opgebouwd rond bipolaire transistoren
- Gekend onder de 'familienaam' 74xx
- xx te vervangen door volgnummer, kenmerkend voor de geïntegreerde functie
- Databoek = verzameling gegevens over specifieke familie, van specifieke fabrikant
- IC's met zelfde volgnummer zijn pin-compatibel en functie-identiek over verschillende fabricanten en subfamilies heen.

Praktische realisatie

DIGITALE ELEKTRONICA 1PBa-ELO/ICT

TTL subfamilies

- In de loop der jaren zijn er veel aanpassingen geweest om de eigenschappen van de standaard familie te verbeteren, vooral op het vlak van snelheid en vermogenverbruik.
- Dit leidde tot een hele reeks subfamilies:

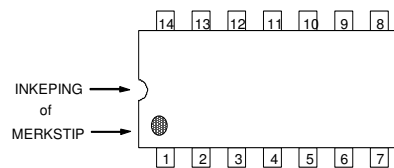
Aanduiding	Benaming	eigenschappen
74xx	Standard TTL	Oorspronkelijke reeks Zelden gebruikt in nieuwe ontwerpen
74Hxx	High-speed TTL	Sneller, maar ook meer vermogenverbruik
74Lxx	Low-power TTL	Lager vermogenverbruik, maar trager
74Sxx	Schottky TTL	Gebruik van Schottky-transistoren, waardoor sneller
74LSxx	Low-power Schottky	Iets sneller dan standaard-TTL, maar aanzienlijk minder vermogenverbruik. Lange tijd de meest gebruikte TTL subfamilie
74ASxx	Advanced Schottky TTL	Verbeterde 74Sxx
74ALSxx	Advanced Low-power Schottky TTL	Verbeterde 74LSxx

Praktische realisatie

DIGITALE ELEKTRONICA 1PBa-ELO/ICT

DIL behuizing

- De eerste IC's die in massaproductie werden gerealiseerd, werden ondergebracht in een 'Dual In Line Package' (DIL of DIP).
- In een databoek worden de aansluitingen steeds in bovenaanzicht getekend.



- Pin 1 localiseren via inkeping
- 'counterclockwise' doornummeren

Praktische realisatie

DIGITALE ELEKTRONICA 1PBa-ELO/ICT

TTL voedingsspanning

- Voor TTL-IC's bedraagt de voedingsspanning:

$$+5V \pm 5\%$$

- Dit betekent concreet:

$$+4,75V \leq U_{cc} \leq 5,25V$$

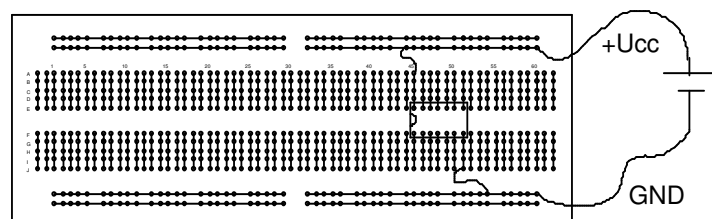
- Buiten deze grenzen garandeert de fabrikant de correcte werking niet meer
- Bij de meeste TTL-IC's wordt de voedingsspanning aangesloten op de 'corner power pins', maar raadpleeg steeds datablad!!!
- Voor DIL14:
 - +5V op pen 14
 - GND op pen 7

Praktische realisatie

DIGITALE ELEKTRONICA 1PBa-ELO/ICT

Experimenteerbord

- Op experimenteerbord ('mudec'):
 - IC steeds over middenbreuklijn plaatsen, liefst met inkeping naar links
 - positieve voedingsspanning +5V liefst op bovenste horizontale lijn (let op met onderbreking in midden!)
 - massa (GND, ground, 0V) onderaan
 - met korte draadjes IC's van U_{cc} en GND voorzien



Praktische realisatie

DIGITALE ELEKTRONICA 1PBa-ELO/ICT

Voorbeeld: 74LS00

- **74LS00**
 - ‘quad two-input NAND-gate’
 - vier NAND-poorten met elk twee ingangen

7400

74LS00

Praktische realisatie DIGITALE ELEKTRONICA 1PBa-ELO/ICT

Basisbouwblokken in TTL

NAND

74LS00

NOR

74LS02

NOT

74LS04

AND

74LS08

OR

74LS32

EXOR

74LS86

Praktische realisatie DIGITALE ELEKTRONICA 1PBa-ELO/ICT

Databoek

= verzameling van *data-sheets*

- van bepaalde fabrikant (Texas Instruments, Philips, ...)
- van bepaalde logische familie(s)
 - bv. TTL (standaard) + S-TTL + LS-TTL
 - CMOS zal een ànder databoek zijn
- bevat algemene informatie over logische familie en individuele gegevens per IC-nummer
- IC's gerangschikt in numerieke volgorde
handig als IC-nummer gekend is, maar niet om een IC te vinden voor een bepaalde functie!
- Afzonderlijk: functionele index
per functie (bv. basispoorten, tellers, decoders,...)
staan de verschillende beschikbare IC's opgesomd

Praktische realisatie

DIGITALE ELEKTRONICA 1PBa-ELO/ICT

Functional index

GATES AND INVERTERS					
DESCRIPTION	TYPE	TECHNOLOGY			
		STD TTL	ALS	AS	LS S
Hex 2-Input Gates	804	●	●	●	●
Hex Inverters	04	●	●	●	●
Quaduple 2-Input Gates	1004	●	●	●	●
Quaduple 2-Input Gates	00	●	●	●	●
Triple 3-Input Gates	1000	●	●	●	●
Dual 4-Input Gates	10	●	●	●	●
8-Input Gates	30	●	●	●	●
13-Input Gates	133	●	●	●	●

NAND GATES AND INVERTERS WITH OPEN-COLLECTOR OUTPUTS					
DESCRIPTION	TYPE	TECHNOLOGY			
		STD TTL	ALS	AS	LS S
Hex Inverters	05	●	●	●	●
Quaduple 2-Input Gates	01	●	●	●	●
	03	●	●	●	●

AND GATES WITH OPEN-COLLECTOR OUTPUTS					
DESCRIPTION	TYPE	TECHNOLOGY			
		STD TTL	ALS	AS	LS S
Quaduple 2-Input Gates	09	●	●	●	●

AND GATES					
DESCRIPTION	TYPE	TECHNOLOGY			
		STD TTL	ALS	AS	LS S
Hex 2-Input Gates	808	●	●	●	●
Quaduple 2-Input Gates	08	●	●	●	●
Triple 3-Input Gates	11	●	●	●	●
Dual 4-Input Gates	21	●	●	●	●

OR GATES					
DESCRIPTION	TYPE	TECHNOLOGY			
		STD TTL	ALS	AS	LS S
Hex 2-Input Gates	832	●	●	●	●
Quaduple 2-Input Gates	32	●	●	●	●
	1032	●	●	●	●

NOR GATES					
DESCRIPTION	TYPE	TECHNOLOGY			
		STD TTL	ALS	AS	LS S
Hex 2-Input Gates	800	●	●	●	●
Quaduple 2-Input Gates	02	●	●	●	●
Triple 3-Input Gates	22	●	●	●	●
Dual 4-Input Gates with Strobes	25	●	●	●	●
Dual 5-Input Gates	290	●	●	●	●

EXCLUSIVE OR/NOR GATES					
DESCRIPTION	TYPE	TECHNOLOGY			
		STD TTL	ALS	AS	LS S
Quad 2-Input Exclusive-OR Gates with Totem-Pole Outputs	86	●	●	●	●
Quad 2-Input Exclusive-OR Gates with Open-Collector Outputs	136	●	●	●	●
Quad 2-Input Exclusive-NOR Gates	810	●	●	●	●
Quad 2-Input Exclusive-NOR Gates with Open-Collector Outputs	811	●	●	●	●
Dual Exclusive OR/NOR Gates	135	●	●	●	●

SCHMITT-TRIGGER NAND GATES AND INVERTERS					
DESCRIPTION	TYPE	TECHNOLOGY			
		STD TTL	ALS	AS	LS S
Hex Inverters	14	●	●	●	●
	19	●	●	●	●
Quaduple 2-Input Positive-NAND	24	●	●	●	●
	132	●	●	●	●

DELAY ELEMENTS					
DESCRIPTION	TYPE	TECHNOLOGY			
		STD TTL	ALS	AS	LS S
Inverting and Noninverting Elements, 2-Input NAND Buffers	31	●	●	●	●

Praktische realisatie

DIGITALE ELEKTRONICA 1PBa-ELO/ICT

Uit het TTL-databoek

Logische functie en penaansluitingen

TYPES SN5400, SN54L00, SN54LS00, SN54S00, SN7400, SN74L00, SN74LS00, SN74S00
QUADRUPLE 2-INPUT POSITIVE-NAND GATES
REVISED DECEMBER 1985

- Package Options Include Both Plastic and Ceramic Chip Carriers in Addition to Plastic and Ceramic DIPs
- Dependable Texas Instruments Quality and Reliability

description
These devices contain four independent 2-input NAND gates.

The SN5400, and SN54LS00, and SN54S00 are characterized for operation over the full military temperature range of -55°C to 125°C. The SN7400, SN74LS00, and SN74S00 are characterized for operation from 0°C to 70°C.

INPUTS		OUTPUT
A	B	Y
H	H	L
L	X	H
X	L	H

logic diagram (each gate)

positive logic
 $Y = \overline{A \cdot B}$ or $Y = \overline{A} + \overline{B}$

SN5400 ... J PACKAGE
SN54LS00, SN54S00 ... J OR W PACKAGE
SN7400 ... J OR N PACKAGE
SN74LS00, SN74S00 ... Q, J OR N PACKAGE
(TOP VIEW)

SN5400 ... W PACKAGE
(TOP VIEW)

SN54LS00, SN54S00 ... FK PACKAGE
SN74LS00, SN74S00
(TOP VIEW)

NC - No internal connection

Praktische realisatie **DIGITALE ELEKTRONICA 1PBa-ELO/ICT**

Uit het TTL-databoek

Schema's en grenswaarden

'LS00

'S00

Resistor values shown are nominal.

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, V_{CC} (see Note 1) '00, 'LS00, 'S00	7 V
Input voltage: '00, 'S00	5.5 V
'LS00	7 V
Operating free-air temperature range: SN54'	-55°C to 125°C
SN74'	0°C to 70°C
Storage temperature range	-65°C to 150°C

NOTE 1: Voltage values are with respect to network ground terminal.

Praktische realisatie **DIGITALE ELEKTRONICA 1PBa-ELO/ICT**

Uit het TTL-databoek

Gebruiksomstandigheden en karakteristieken

TYPES SN54LS00, SN74LS00
QUADRUPLE 2-INPUT POSITIVE-NAND GATES

recommended operating conditions

	SN54LS00			SN74LS00			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
V _{CC} Supply voltage	4.5	5	5.5	4.75	5	5.25	V
V _{IH} High-level input voltage	2			2			V
V _{IL} Low-level input voltage			0.7			0.8	V
I _{OH} High-level output current			-0.4			-0.4	mA
I _{OL} Low-level output current			4			8	mA
T _A Operating free-air temperature	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS †	SN54LS00			SN74LS00			UNIT
		MIN	TYP‡	MAX	MIN	TYP‡	MAX	
V _{IK}	V _{CC} = MIN, I _I = -18 mA		-1.5			-1.5	V	
V _{OH}	V _{CC} = MIN, V _{IL} = MAX, I _{OH} = -0.4 mA	2.5	3.4	2.7	2.4	2.4	V	
V _{OL}	V _{CC} = MIN, V _{IH} = 2 V, I _{OL} = 4 mA	0.25	0.4	0.25	0.4	0.4	V	
	V _{CC} = MIN, V _{IH} = 2 V, I _{OL} = 8 mA			0.35	0.5	0.5	V	
I _I	V _{CC} = MAX, V _I = 7 V		0.1			0.1	mA	
I _{IH}	V _{CC} = MAX, V _I = 2.7 V		20		20	20	µA	
I _{IL}	V _{CC} = MAX, V _I = 0.4 V		-0.4		-0.4	-0.4	mA	
I _{OS} §	V _{CC} = MAX	-20	-100	-20	-100	-100	mA	
I _{COH}	V _{CC} = MAX, V _I = 0 V	0.8	1.6	0.8	1.6	1.6	mA	
I _{CCL}	V _{CC} = MAX, V _I = 4.5 V	2.4	4.4	2.4	4.4	4.4	mA	

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.
‡ All voltage values are at V_{CC} = 5 V, T_A = 25°C.
§ Not more than one output should be shorted at a time, and the duration of the short circuit should not exceed one second.

switching characteristics, V_{CC} = 5 V, T_A = 25°C (see note 2)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	MIN	TYP	MAX	UNIT
t _{PLH}	A or B	Y	R _L = 2 kΩ, C _L = 15 pF		9	15	ns
t _{PHL}	A or B	Y	R _L = 2 kΩ, C _L = 15 pF		10	15	ns

NOTE 2: See General Information Section for load criteria and voltage waveforms.

Praktische realisatie **DIGITALE ELEKTRONICA 1PBa-ELO/ICT**

Uit het TTL-databoek

In- en uitgangsspanningen

LS-TTL

RUISMARGE (noise margin)

$U_{IL,max} - U_{OL,max} = 0,8V - 0,4V = 400mV$

$U_{OH,min} - U_{IH,min} = 2,7V - 2,0V = 700mV$

Praktische realisatie **DIGITALE ELEKTRONICA 1PBa-ELO/ICT**

Uit het TTL-databoek

In- en uitgangsströmen

LS-TTL uitgang HOOG → current sourcing

uitgang LAAG → current sinking

FAN-OUT
 Hoeveel ingangen kan ik maximaal aansluiten op één uitgang?
 Voor LS-TTL: **FAN-OUT = 20**

Praktische realisatie
DIGITALE ELEKTRONICA 1PBa-ELO/ICT

Uit het TTL-databoek

Dynamisch gedrag

INPUT

OUTPUT

Tr = rise time (stijgtijd)

Tf = fall time (daaltijd)

Tp = propagation delay
(voortplantingsvertraging, looptijd)
typ. 10ns voor LS-TTL

Praktische realisatie
DIGITALE ELEKTRONICA 1PBa-ELO/ICT

OPEN COLLECTOR UITGANG

- 'normale' TTL-uitgang = TOTEMPOLE structuur
» uitgangen mogen NIET met elkaar verbonden worden
- 'speciale' TTL-uitgangsstructuur: OPEN COLLECTOR

LS00

Actieve pull-up

LS01

Open collector

Praktische realisatie DIGITALE ELEKTRONICA 1PBa-ELO/ICT

OPEN COLLECTOR UITGANG

- 'normale' werking met OPEN COLLECTOR uitgang:
plaats zelf uitwendig een 'optrekweerstand'

LS01

Externe optrekweerstand

- IEC-symbool

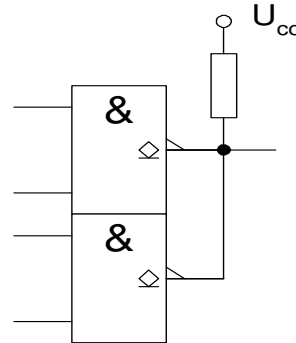
74LS01

◇ = open uitgang
◇ = open uitgang met laagohmig L-niveau

Praktische realisatie DIGITALE ELEKTRONICA 1PBa-ELO/ICT

OPEN COLLECTOR UITGANG

- **'WIRED AND' met OPEN COLLECTOR uitgangen:**
plaats één gemeenschappelijke 'optrekweerstand'
 - » als (minstens) één uitgang een 0 (= kortsluiting naar massa) naar buiten stuurt, zal het 'samengeknoopte' net een 0 hebben
 - » m.a.w. alleen als beide poorten een 1 willen uitsturen, zal er ook een 1 op het net staan
 - » dit is de omschrijving van een AND-functie
 - » omdat deze AND eigenlijk met een draad is gemaakt, spreekt men van een 'bedrade EN' of 'WIRED AND'



Praktische realisatie

DIGITALE ELEKTRONICA 1PBa-ELO/ICT

CMOS

- **CMOS = Complementary Metal Oxide Semiconductor**
- **Opgebouwd met complementaire MOSFETs**
- **Oorspronkelijke familie: 40xxA, later 40xxB**
- **xx te vervangen door volgnummer, kenmerkend voor de geïntegreerde functie (niet identiek aan TTL)**
- **Moderne CMOS = TTL pin-compatibel**
 - 74Cxx
 - 74HCxx : High-speed CMOS
 - 74HCTxx : niveau-compatibel met TTL
 - = CMOS-IC's vermomd als TTL (74HCT00 = 74LS00)
- **Nieuwste trend: verlaagde voedingsspanning**

Praktische realisatie

DIGITALE ELEKTRONICA 1PBa-ELO/ICT

CMOS eigenschappen

- **Laag vermogenverbruik**
in rust zéér laag, vermogenverbruik stijgt met schakelfrequentie
geschikt voor batterijvoeding
- **Hogere storingsongevoeligheid**
uitgangsspanningen benaderen voedingsspanning,
ingangsdrempel ligt rond halve voedingsspanning
- **Oorspronkelijk aanzienlijk trager dan TTL,**
HCMOS echter vergelijkbaar met TTL
- **Hoge fan-out (zeer hoge ingangsweerstand)**
- **Voedingsspanning van klassieke CMOS: 3 tot 15V**
- ***Zeer gevoelig voor statische ladingen!!!***