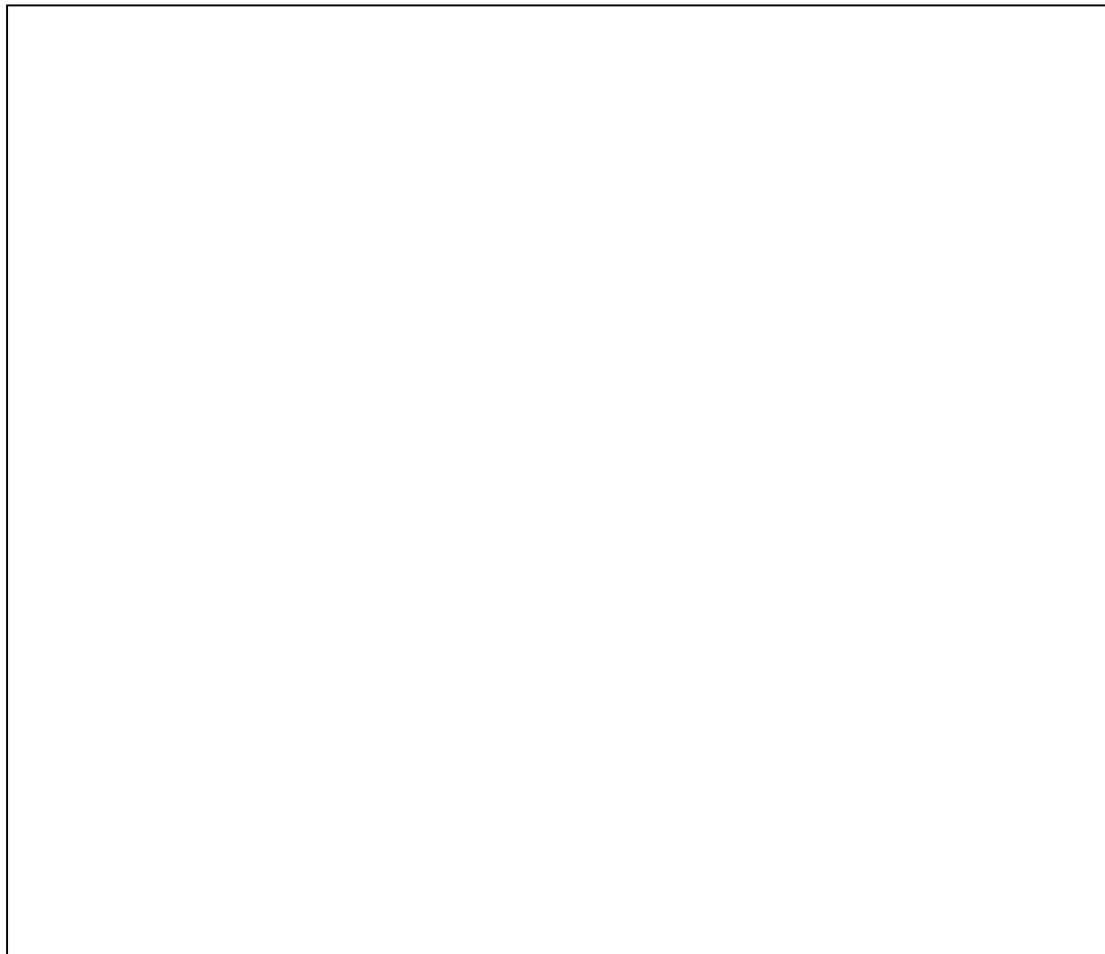
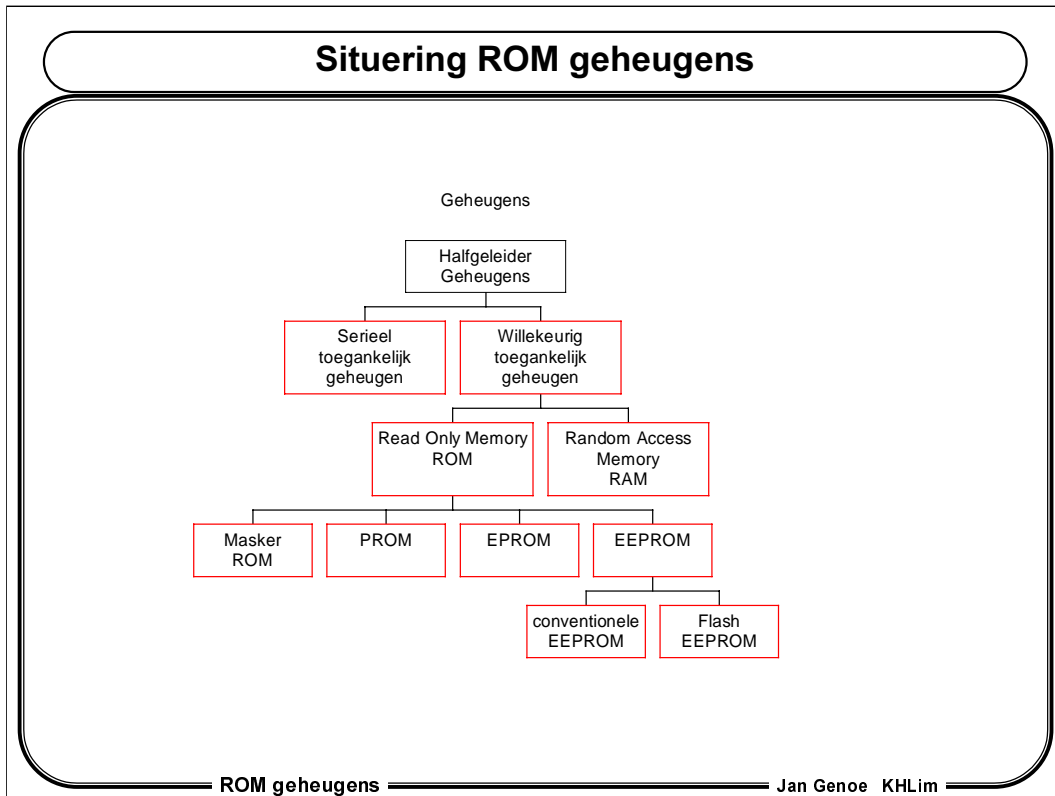




~~Departement industriële wetenschappen en technologie~~

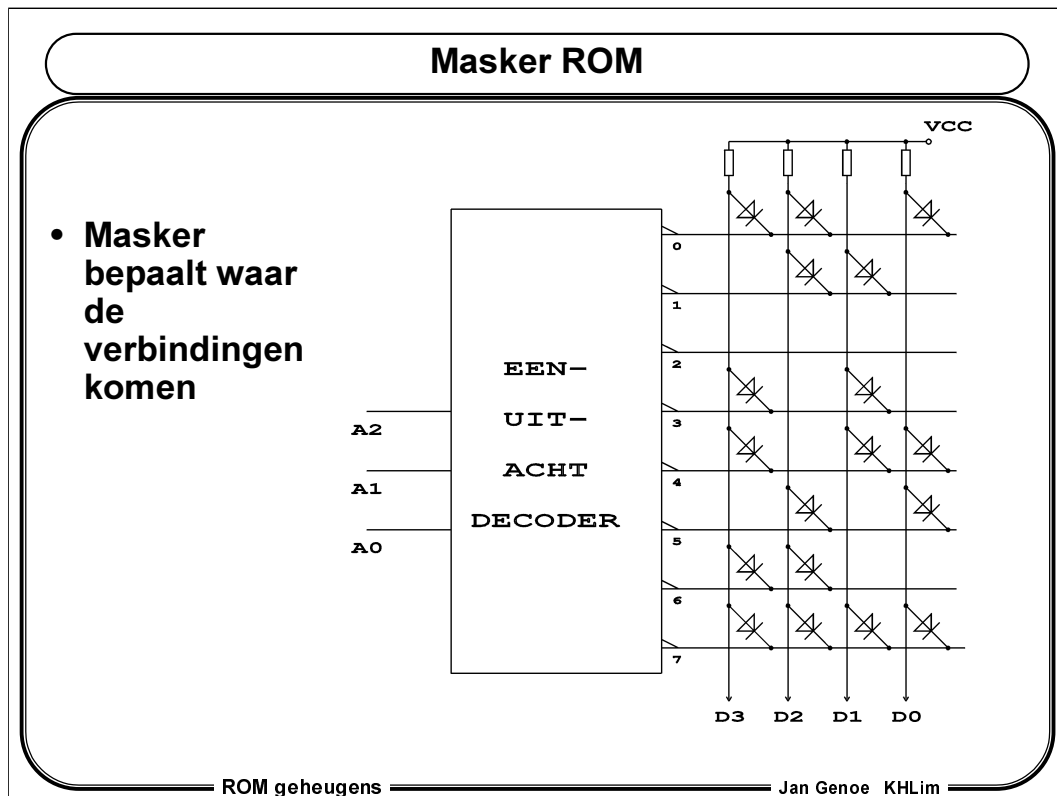
# ROM geheugens

Jan Genoe  
KHLim



### Indeling ROM geheugens

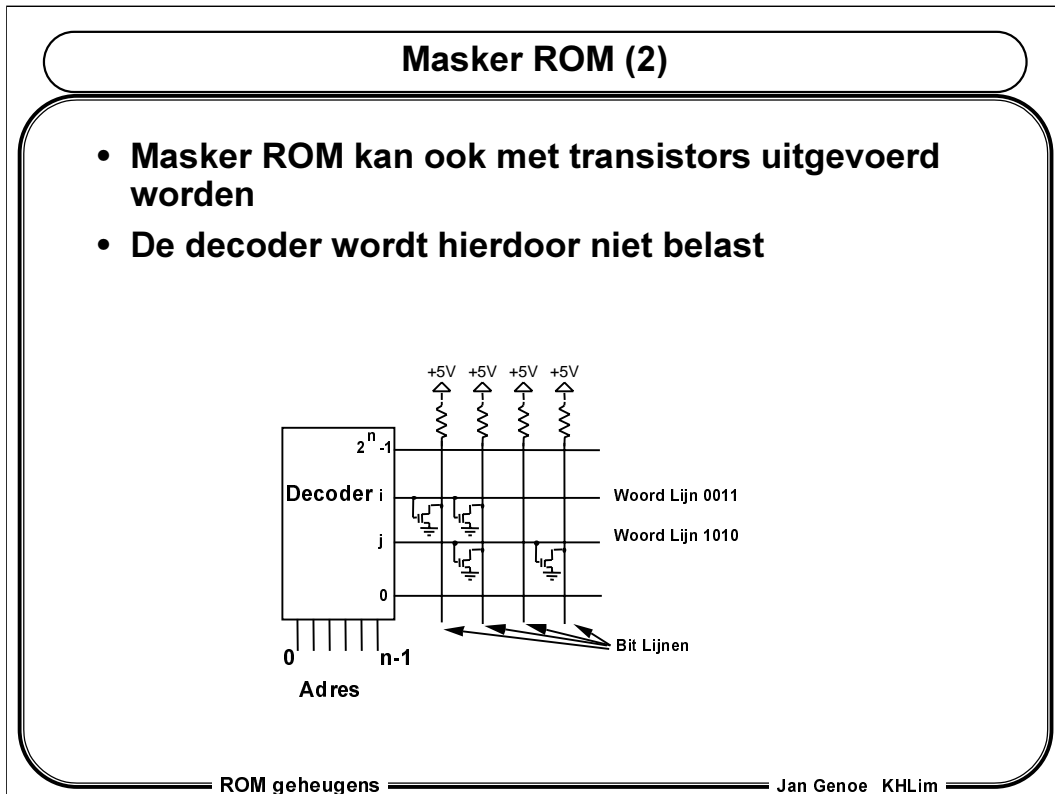
- **Masker ROM**
  - kan heel condens
  - duur in ontwerp
  - lange ontwikkelcyclus
  - goedkoop in massa productie
- **Programmeerbare ROM (PROM)**
  - kan éénmalig geprogrammeerd worden
- **UV-wisbare ROM (EPROM)**
  - Wordt gewist onder UV licht
- **Elektrisch wisbare ROM (EEPROM)**
  - Kan elektrisch gewist worden



Dit is veruit de meest eenvoudige wijze om masker ROM te maken. Alle data lijnen zijn via een weerstand aan de voeding verbonden en uitgangen van de decoder zijn in rust ook verbonden met de voedingsspanning. (Het zijn actief laag signalen, let op het driehoekje aan de uitgang). Over alle diodes staat geen spanning en er loopt ook geen stroom. Wanneer er een adres aangelegd wordt aan de ingang van de decoder, zal de overeenkomstige woordlijn laag worden (0 volt). Als een gevolg hiervan gaan de diodes die met deze woordlijn verbonden zijn gaan geleiden, waarbij de stroom niet bepaald wordt door de diode maar door de weerstand die ermee in serie staat. Aan de uitgangen (D3..D0) hebben we dus typische 0.7 V of  $V_{CC}$ , afhankelijk van het feit of er al dan niet een diode aanwezig is. Deze 0.7V is onder de drempelspanning van het hier opvolgende circuit zodat ze als een digitale 0 herkend wordt.

De diodes staan dus op de plaatsen waar er een 0 aanwezig moet zijn in het geheugen. Dit schema geeft een zeer compacte ROM.

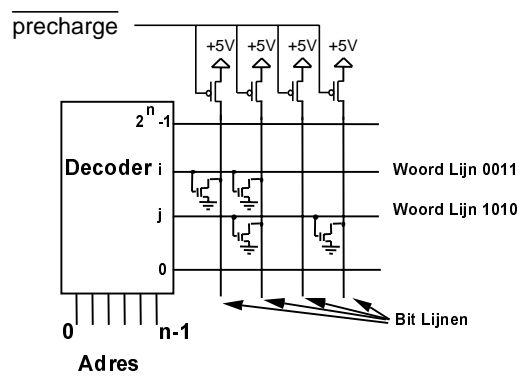
Het is belangrijk op te merken dat er een DC stroom vloeit tussen de voedingsspanning en de uitgangen van de decoder, waardoor deze decoder zwaar belast wordt en deze ROM zal dus een belangrijke vermogendissipatie bezitten.

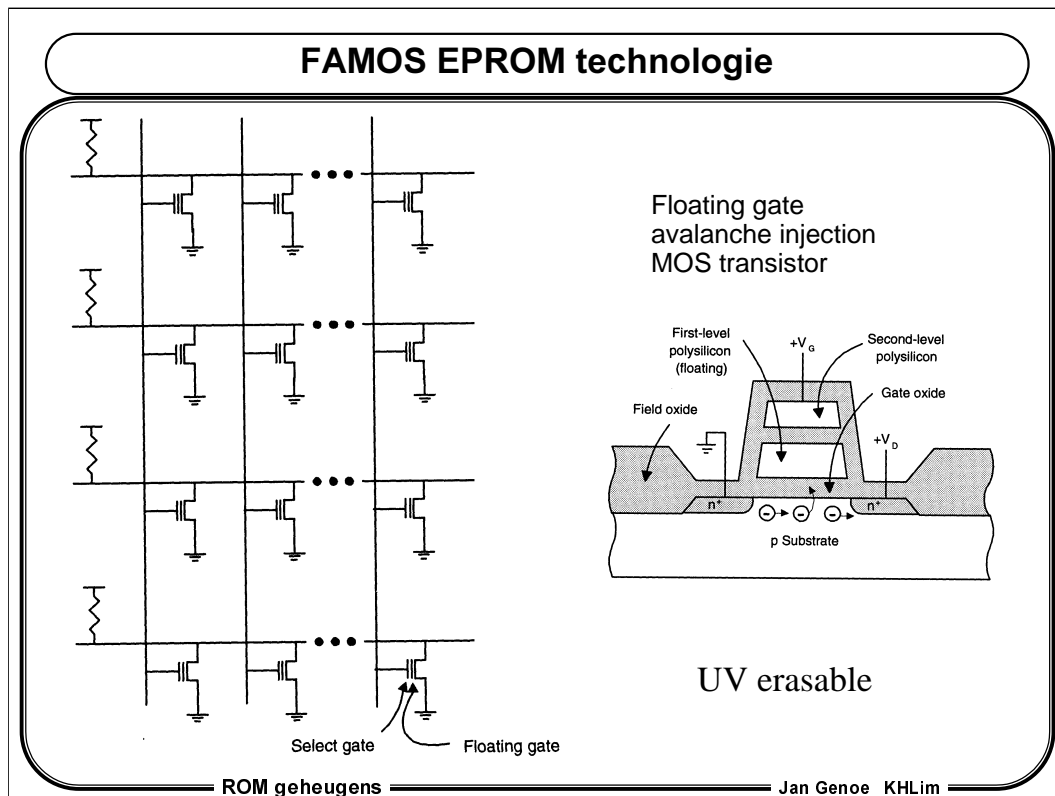


We kunnen in de voorgaande schakeling de diodes vervangen door transistors. Hierdoor moet de decoder niet meer die belangrijke stroom leveren. De stroom van de decoder is beperkt tot de laadstroom van de gate capaciteiten van de transistors. Er blijft nog steeds een DC stroom lopen maar deze loopt van de voeding naar de grond via de transistors. Merk op dat de uitgang van de decoder in deze schakeling actief hoog is.

### Masker ROM (met precharge)

- Een precharge kan er voor zorgen dat er geen DC stroom door de bitlijnen loopt
- Precharge de bitlijnen telkens voor de decoder uitgelezen wordt.



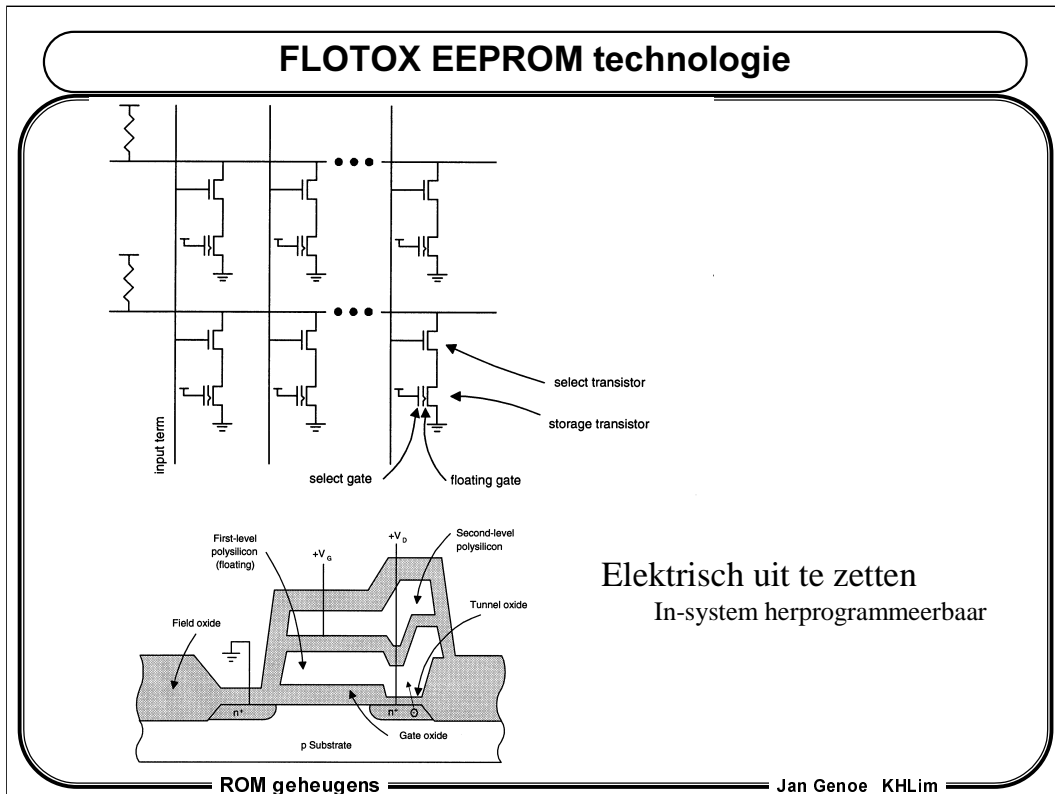


Aan de rechterzijde is een EPROM geheugenstructuur te zien waarbij de bitlijnen aan de hand van een weerstand met de voedingsspanning zijn verbonden. Deze verbinding met de voedingsspanning kan natuurlijk ook uitgevoerd worden aan de hand van een precharge transistor zoals dat besproken is bij de masker ROM.

Een belangrijk verschil met de masker ROM is dat er bij de EPROM een MOS transistor aanwezig is op elke maskerpositie. Maar deze MOS transistor is uitgevoerd met een dubbele gate. De bovenste gate is normaal verbonden met de woordlijn. De onderste gate is echter met niets verbonden (zwevend). Normaalgezien is er op deze gate ook geen lading aanwezig. Wanneer echter, door het gebruik van een hogere voedingsspanning, langdurig een zeer grote stroom tussen source en drain getrokken wordt, gaan er voldoende elektronen zijn die door de botsingen aldus een voldoende grote energie bekomen dat zij in staat zijn over het oxide heen te vliegen. Aldus wordt de zwevende gate opgeladen met elektronen.

Tijdens de normale werking van deze nMOS transistor leggen we normaal een positieve spanning aan aan de bovenste gate wat zorgt voor een positieve lading op de bovenste gate en een kanaal van elektronen onder de gate wat deze transistor in geleiding brengt. Wanneer echter de middelste gate opgeladen is met elektronen zal de positieve lading op de bovenste gate gecompenseerd worden door de elektronen lading op de middelste gate en bekomen we geen elektronen meer in het kanaal. De transistor zal dus niet geleiden.

De lading op de zwevende gate kan hiervan slechts verdwijnen als de ladingsdragers hiervoor voldoende energie krijgen, bv aan de hand van UV licht. Hierdoor wordt het gehele geheugen gewist.



Een alternatieve, meer recentere technologie maakt gebruik van het doortunneleffect om deze zwevende gate op te laden. Deze transistors konden slechts gerealiseerd worden sinds de technologie het toeliet van extreem dunne oxides te maken. Dit dunne oxide is voorzien onder de drain van de transistor.

Een belangrijk voordeel van het opladen van de zwevende gate door doortunnelen is dat dit principe ook omkeerbaar is, zodat deze EEPROM elektrisch kan gewist worden.

Een gevolg hiervan is wel dat tijdens gebruik de bovenste gate wel steeds moet verbonden zijn met de voedingsspanning. De woordlijn transistor en de programmeer transistor kunnen hier dus niet meer dezelfde zijn. Daarom hebben we voor de EEPROM dus een tweede transistor nodig per geheugenelement.

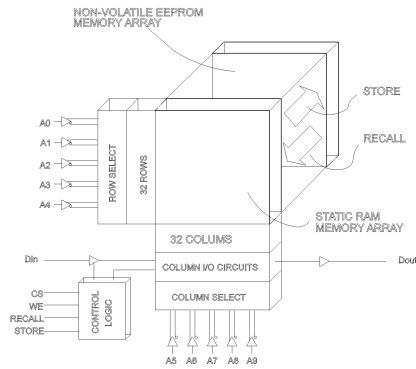
## FLASH technologie

- **2 transistor technologie**
- **Opslag transistor is een FAMOS transistor waarbij de gate gedeeld wordt met een erase transistor**
- **Elektrisch uit te zetten**
  - In-system herprogrammeerbaar

## Niet-vluchtige RAM

- **Combinatie van**
  - SRAM (snel)
  - EEPROM (traag)
- **Onder normale werking: SRAM**
- **“store” bevel slaagt alles op in de EEPROM**
- **“recall” bevel haalt alles uit de EEPROM**

Wanneer de voedingsspanning wegvalt, kan een “power failure” schakeling dit detecteren en tijdig “store” bevel geven



ROM geheugens

Jan Genoe KHLim

### (P)ROM toepassingen

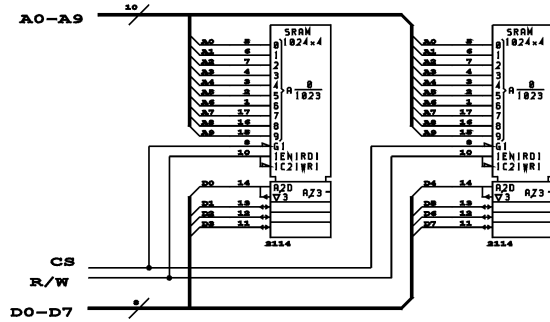
- **Combinatorische logica**
  - implementeer de volledige waarheidstabel in de ROM
  - Wordt groot en traag voor functies met veel variabelen
- **Code omzetter**
- **Complexe tijdsvolgorde functies**
- **Karakter generatoren**

## Geheugenuitbreiding

- **Principes zijn van toepassing voor RAM en ROM geheugens**
- **Uitbreiding van de woordbreedte**
  - aantal bereikbare adressen blijft gelijk
  - aantal bits per adres wordt uitgebreid
- **Uitbreiding van het adresbereik**
  - aantal bits per adres blijft gelijk
  - aantal bereikbare adressen wordt uitgebreid

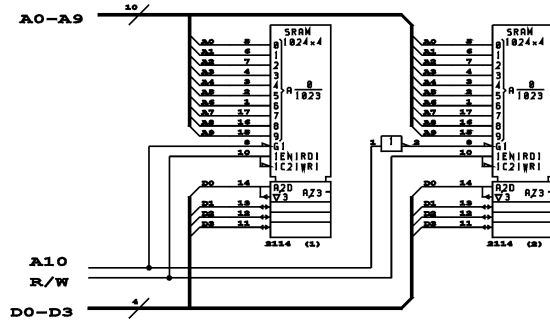
**Uitbreiding van de woordbreedte (voorbeeld)**

- Beide ICs krijgen hetzelfde adres
- Beide ICs produceren 4 bits van de data
- In het totaal zijn 8 data bits beschikbaar



**Uitbreiding van het adresbereik (voorbeeld)**

- Beide ICs krijgen 10 adres lijnen
- De 11<sup>de</sup> adres lijn wordt gebruikt voor de "CHIP SELECT"
- Beide ICs produceren de data bits D0 tot D3



### Geheugen modules

- **Per module staan een aantal ICs georganiseerd volgens het principe van het uitbreiden van de woordbreedte**
- **Indien de woordbreedte van de module kleiner is dan de breedte van de databus, moeten meerdere modules gelijktijdig gebruikt worden zodat de woordbreedte kan uitgebreid worden tot de breedte van de databus (opvullen van een bank)**
- **Meerdere geheugenbanken kunnen opgevuld worden, wat leidt tot de uitbreiding van het adresbereik**

## Geheugen modules (2)

- **Moderne geheugenmodules hebben een woordbreedte die overeenstemt met de breedte van de databus.**
- **Meerdere modules kunnen toegevoegd worden, zodat het adresbereik uitgebreid wordt.**
- **Geheugenmodules vinden we in de volgende vormen**
  - SIMM (Single in Line Memory Module)
  - DIMM (Dual in Line Memory Module)

